Logos 系列 FPGA 模数转换模块（ADC）用户指南

(UG020009, Version 1.2)

(2020.01.17)

深圳市紫光同创电子有限公司

版权所有侵权必究

文档版本修订记录

版本号	发布日期	修订记录
V1.0	2018/4/11	初始版本
V1.1	2019/9/27	修改电源命名
V1.2	2020.01.17	1、总体介绍中新增 ADC 有效精度为 10bit 的描述；修改 ADC 信噪比、微分非线性，积分非线性的值；2、详细介绍 ADC 工作模式中新增默认模式、单次扫描模式、连续扫描模式、单通道模式 ADC 采样速率的计算方法。

术语、缩略语列表

术语、缩略语	英文全称	含义
ADC	Analog –to-Digtial Conveter	模数转换器
SNR	Signal to Noise Ratio	信噪比
DNL	Differential Nonlinearity	微分非线性
INL	Integral Nonlinearity	积分非线性
DRP	Dynamic Reconfiguration Port	动态重配置接口
MSPS	Mega sample per second	百万次采样每秒
VFS	voltage full swing	电压全摆幅

目录

图目录

表目录

一、 总体介绍

Logos 系列 FPGA 产品提供了 ADC 资源，每个 ADC 带有 12 个通道，其中有 10 个模拟输入引脚与 GPIO 复用，另 2 个是专用模拟输入引脚，这 12 个通道的扫描方式由 FPGA 灵活控制，用户可以通过用户逻辑读写 ADC 的控制寄存器，配置 ADC 的工作模式和通道选择等，通过读 ADC 的状态寄存器，获取 ADC 通道的转换结果和用来校准的 offset 和 gain error 值等。

下面列出 ADC 的一些参数：

- ADC 输出数字位宽：12-bit；
- ADC 有效精度:10-bit；
- 最高采样率：1MSPS（1MSPS 模式下）；
- 12 个通道，其中有 10 个模拟输入通道与 GPIO 复用，2 个是专用模拟输入通道；
- ADC 内部及外部参考电压 VREF 为 2.5V；
- 集成温度传感器，精度范围在±4℃；
- offset 误差为±1.1LSB；
- gain 误差为±0.2LSB；
- 信噪比(SNR)>55dB；
- 微分非线性(DNL)为±1LSB；
- 积分非线性(INL)为±2LSB；

二、 详细介绍

（一） ADC 原理图

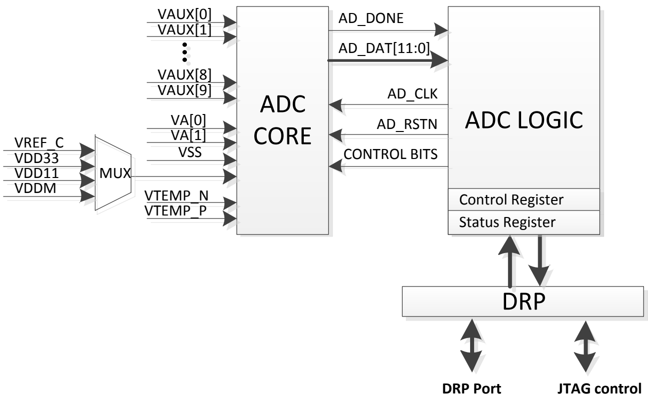


图 1 ADC 原理框图

ADC 包含 12 个用户可连接的模拟输入通道（其中 VAUX[9:0]与 GPIO 复用，VA[1:0]为专用模拟输入通道），另外有些通道作为片上电压及温度监控使用，例如通道 12 为 VSS，此端口信号接地。通道 13 为 MUX 输出，可选择监控芯片内部电压，通道 14 为 VTEMP_N，通道 15 为 VTEMP_P，通道 14 和通道 15 组成一对差分对，采集芯片内部温度信号。

上图 1 中，ADC_CORE 模块采样输入的模拟信号将其转换为 12bit 数据传输给 ADC_LOGIC 模块，用户可以通过 DRP 接口读写 ADC_LOGIC 中的寄存器，从而控制 ADC 的工作模式，读取 ADC 的状态和转换值。

（二） 功能特性列表

表 1 ADC 功能特性列表

功能	描述
Jtag 访问寄存器	JDRP（Jtag Dynamic Reconfiguration Port）方式访问寄存器，对寄存器进行操作
DRP 访问寄存器	用户可通过 DRP 方式对寄存器进行访问和操作
Calibration 误差校准	对 ADC 的转换值进行校准，包括 offset 校准和 gain 校准
Chip monitor 芯片监控	对片上几种电源电压和片上温度进行监测
通道扫描	对 ADC 多个通道依次扫描转化
单端、双端混合扫描	ADC 扫描的通道可以任意选择单端双端、unipolar 或 bipolar
结果求平均	ADC 可以对得到的结果进行求平均
用户主动控制	用户可以通过主动控制，来控制 ADC 的工作
单通道	用户可以任意选择一个通道进行单独操作
编程中的 chip monitor 芯片监控	在编程过程中，对芯片进行电压和温度监控

（三） ADC 输入模式

ADC 的输入信号形式有三种，single-end 为单端输入，diff 为双端输入（差分），而 diff 模式中又分 bipolar 和 unipolar。

其中 Single-end 示意图如下图 2 所示：

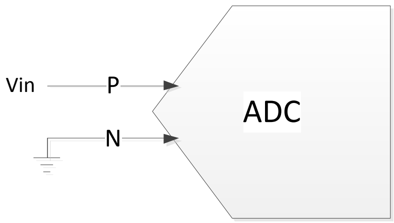


图 2 Single-end 模式输入示意图

其中 Vin≥0V，负向端接内部的地。

Unipolar 示意图如下图 3 所示：

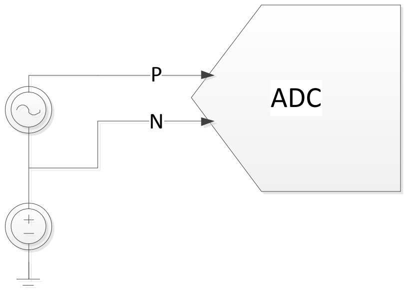


图 3 Unipolar 模式输入示意图

正相端必须信号电压必须高于负向端电压。

Bipolar 模式包含伪差分和全差分，分别示意图如下图 4/5 所示：

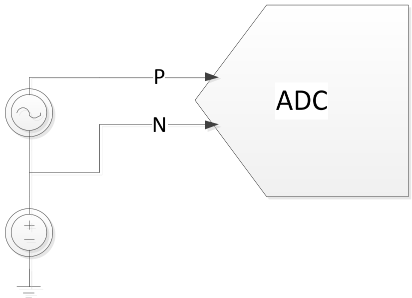


图 4 Bipolar 模式伪差分输入示意图

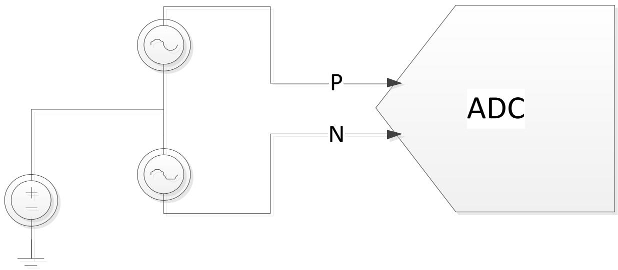


图 5 Bipolar 模式全差分输入示意图

为了保证正常的转化，以上各种输入模式对信号的要求如下：

表 2 ADC 输入模拟信号表

模式	Vp	Vn	Vcm		Vp-Vn
			Min	Max	
Single-end	[0,VFS]	N/A	N/A	N/A	[0,VFS]
Unipolar	$\frac{1}{2}\mathrm{VFS}+\mathrm{VCM}-0.3$	$\frac{1}{2}\mathrm{VFS}+\mathrm{VCM}-2$	N/A	N/A	[0,VFS]
Bipolar	N/A	N/A	$\frac{1}{2}\mathrm{VFS}+\mathrm{VCM}-2$	$\frac{1}{2}\mathrm{VFS}+\mathrm{VCM}-0.3$	$[-\frac{1}{2}\mathrm{VFS}，\frac{1}{2}\mathrm{VFS}]$

其中 VFS 为量程，VCM 为内部比较器选择的工作共模电压（参见配置寄存器 VCM 配置）。

（四） ADC 信号转换

ADC 可以工作在不同量程（FS）、不同模式（unipolar、bipolar、single-end）下。若不考虑各种误差（包括 offset error、gain error），ADC 的转换特性如下图所示：

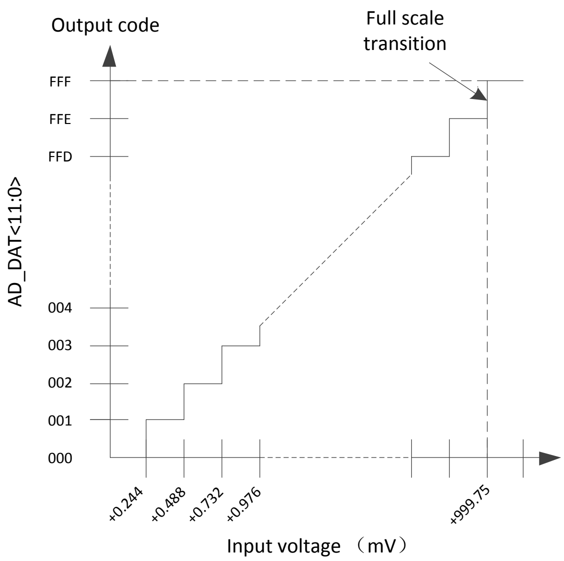


图 6 Unipolar、single-end 模式下 ADC 模数转换图

上图为 unipolar 或者 single-end 时，测量范围为 0~+1V（FS=1V）时的转换曲线，则 LSB=1V/4096=0.244mV。当输入电压为 0V 时，输出编码为 000（若 Vp＜Vn，则输出为 000），当输入为 1V 时，输出编码为 FFF（若 Vp-Vn>1V，输出为 FFF，其他量程类似）。

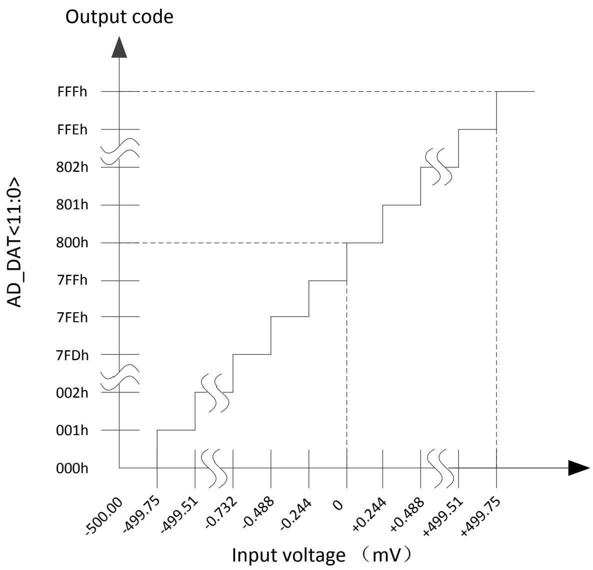


图 7 Bipolar 模式下 ADC 模数转换图

上图 7 为 bipolar 模式下，测量范围为-0.5V~+0.5V（FS=1V）时的转换曲线，则 LSB=1V/4096=0.244mV。当输入电压为-500mV 时，输出编码为 000h（小于-500mV 时输出为 000，其它量程类似）；输入电压为 0V 时，输出编码为 800h，输入电压为+500mV 时，输出编码为 FFFh（大于 500mV 时，输出为 FFF，其它量程类似）。

下面给出 ADC 内部将模拟信号转换为数据信号的时序图。

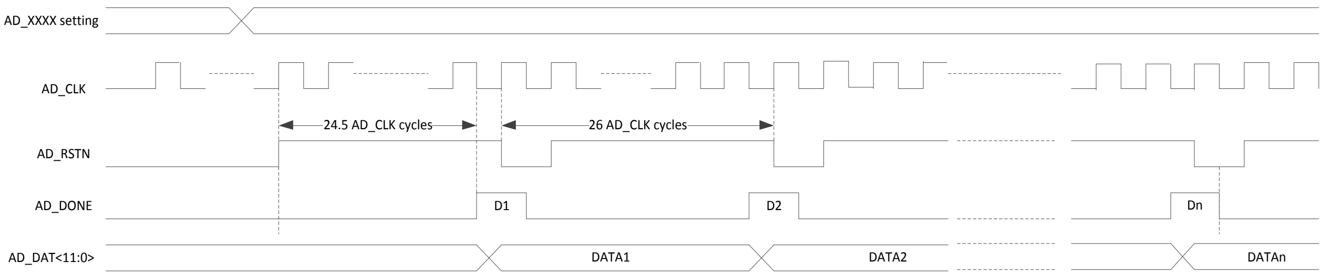


图 8 ADC 模数转换时序图

如上图 8 所示，AD_CLK 为 DCLK 的分频时钟，分频系数由 DIV3~DIV0（配置寄存器，00h）控制。AD_XXXX 为控制寄存器对应的 bit 数据，AD_RSTN 信号为内部复位信号，控制 ADC 的转换周期，AD_DONE 信号拉高代表一次转换结束，由上图 8 可见一个完整的转换周期至少需要 26 个 AD_CLK 周期，AD_DAT 为 12bit 的转换结果。

ADC 提供对片上电压及温度的监测功能，可监控 FPGA 片上电压为 VCCAUX、VCC、VDDM，其输入标准值分别为 3.3V±10%、1.1V±10%、1.18V±10%。

温度检测是通过测量两个不同偏置的 PN 结电压差来实现，也即 VTEMP_P 和 VTEMP_N。

在单通道模式下，需要选择最合适的量程；默认模式下已经默认选择 0.5V 量程。

（五） 寄存器说明

图 9 所示为 ADC 的寄存器访问操作界面。ADC 中有两种寄存器：控制寄存器（control registers）和状态寄存器（status registers）。所有的寄存器均可以通过 DRP 或 Jtag 访问。通过地址位 DADDR[7:0]可以对 25 个 16-bit 寄存器（DADDR[7:0]=00h to 18h）进行相应操作。其中前 5 个（DADDR[7:0]=00h to 04h）为控制寄存器，包含了对 ADC 的各种控制操作，可以进行读和写；后 20 个（DADDR[7:0]=05h to 18h）为状态寄存器（其中 05h 为保留位，无存储数据），存储有 ADC 转换计算的结果，只允许读。

ADC 进入用户模式后，会自动导入默认配置参数到对应的 control registers 中，用户可以通过 DRP，使用 DI[15:0]和地址位 DADDR[7:0]对相应 register 进行修改，也可以通过 Jtag 进行访问和修改。

修改控制寄存器后，建议用户重新复位 ADC。

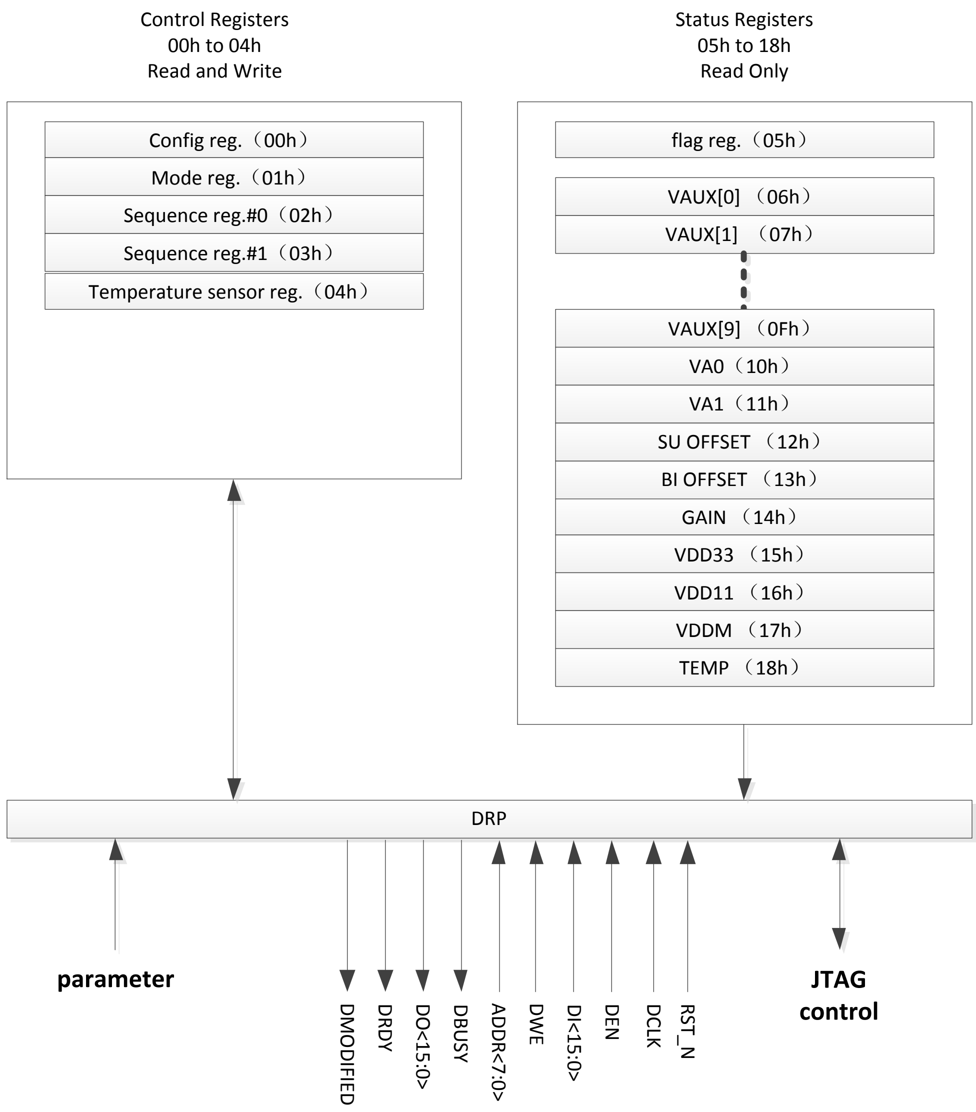


图 9 寄存器接口

1. 控制寄存器（Control Registers）

ADC 有 5 个 16-bit 的控制寄存器，地址分别为 00h 到 04h（见图 9）。这些寄存器配置用来对 ADC

进行具体操作。所有的 ADC 功能都是通过这些寄存器进行控制。

用户可以通过具体设置，将 ADC 设置在指定模式下。进入用户模式，会自动加载用户配置。

每次对控制寄存器重配置（JTAG 或 DRP）完成之后，建议用户通过 RST_N 复位 ADC 一次。

用户对控制寄存器重配置之后，如果想再使用初始配置，需要通过 LOADSC_N 复位（低电平持续至少 1 个 AD_CLK 周期，ADC_CLK 为 DCLK 分频之后的时钟），同时通过 RST_N 复位 ADC 一次。

1) 配置寄存器（Configuration Register）

配置寄存器（00h）用来对ADC内部的一些模块进行具体配置。其各个bit的具体分配如下图10所示。

配置寄存器的值，可以在ADC的正常工作的时候，通过DRP或Jtag进行修改。各个bit的具体定义见表3。

Config Reg. ADDR[4:0]=00h	DI15	DI14	DI13	DI12	DI11	DI10	DI9	DI8	DI7	DI6	DI5	DI4	DI3	DI2	DI1	DI0
	AVG1	AVG0	CAL1	CAL0	REF	CREF	FS2	FS1	FS0	VCM2	VCM1	VCM0	DIV3	DIV2	DIV1	DIV0

图 10 配置寄存器 bit 分配

表 3 配置寄存器列表

比特位	名称	描述
DI0 to DI3	DIV0 to DIV3	通过配置不同的值对输入时钟进行分频，来改变 ADC 采样时钟的频率（具体配置见表 4）
DI4 to DI6	VCM0 to VCM2	通过配置改变 ADC 内部比较器输入的共模电压(具体配置见表 5)
DI7 to DI9	FS0 to FS2	通过配置改变 ADC 的量程（具体配置见表 6）
DI10	CREF	对 ADC 的 calibration 的参考源进行选择 1’b0：接 ADC 电源 VCC11 1’b1：外部部参考源（与 DI11 控制的外接参考源相同）
DI11	REF	对 ADC 的参考源进行选择： 1’b0：内部参考源（BGP 产生） 1’b1：外部参考源
DI12 to DI13	CAL0 to CAL1	对 ADC 的 calibration 进行选择（具体见表 7）
DI14 to DI15	AVG0 to AVG1	通过配置对 ADC 输出的 CODE 多次求平均（具体配置见表 8）

表 4 采样时钟控制

DIV3	DIV2	DIV1	DIV0	分频比
0	0	0	0	2
0	0	0	1	2
0	0	1	0	3
0	0	1	1	4
0	1	0	0	5
0	1	0	1	6
0	1	1	0	7
0	1	1	1	8

DIV3	DIV2	DIV1	DIV0	分频比
1	0	0	0	9
1	0	0	1	10
1	0	1	0	11
1	0	1	1	12
1	1	0	0	13
1	1	0	1	14
1	1	1	0	15
1	1	1	1	16

表 5 共模电压控制

VCM2	VCM1	VCM0	共模电压
0	0	0	VCM=0.8V
0	0	1	VCM=0.9V
0	1	0	VCM=1.0V
0	1	1	VCM=1.1V
1	0	0	VCM=1.2V
1	0	1	VCM=1.3V
1	1	0	VCM=1.4V
1	1	1	VCM=1.5V

表 6 量程控制

FS2	FS1	FS0	描述
0	0	0	Bipolar mode VFS=1V；unipolar and single-end mode VFS=0.5V
0	0	1	Bipolar mode VFS=1.2V；unipolar and single-end mode VFS=0.6V
0	1	0	Bipolar mode VFS=1.4V；unipolar and single-end mode VFS=0.7V
0	1	1	Bipolar mode VFS=1.6V；unipolar and single-end mode VFS=0.8V
1	0	0	Bipolar mode VFS=1.8V；unipolar and single-end mode VFS=0.9V
1	0	1	Bipolar mode VFS=2.0V；unipolar and single-end mode VFS=1.0V
1	1	0	Bipolar mode VFS=2.2V；unipolar and single-end mode VFS=1.1V
1	1	1	Bipolar mode VFS=2.4V；unipolar and single-end mode VFS=1.2V

注：VFS表示满量程。

表 7 校准选择控制

CAL1	**CAL0**	描述
0	0	ADCs offset and gain calculation disable
0	1	ADCs offset calculation enable
1	X	ADCs offset and gain calculation enable

表 8 求平均控制

AVG1	AVG0	描述
0	0	1
0	1	16
1	0	64

AVG1	AVG0	描述
1	1	256

2) 模式控制寄存器（Mode Register）

模式控制寄存器（01h）用来对ADC的工作模式进行配置，各个bit的分配如下图11所示。

与配置寄存器一样，模式控制寄存器的值可以通过DRP，在ADC正常工作下的任何时候进行修改。其各个bit的定义见表9。

	DI15	DI14	DI13	DI12	DI11	DI10	DI9	DI8	DI7	DI6	DI5	DI4	DI3	DI2	DI1	DI0
Mode Reg. ADDR[4:0]=01h	SEQ1	SEQ0	CE	1M	clksw	0	0	0	MUX1	MUX0	CH3	CH2	CH1	CH0	BU	DS

图 11 模式寄存器 bit 分配

注：上图中设置为 0 的 bit 要一直配置为 0。

表 9 模式控制寄存器

Bit	Name	Description
DI0 to DI1	DS and BU	此控制位在 single channel 模式和 1MSPS 模式（见 SEQ1、SEQ0 的定义和 1M 的定义）下有效，其中 DS 选择使用 single-end 还是 diff 模式，由于 diff 模式中包括 bipolar 和 unipolar，因此由 BU 来进行选择，[BU,DS]的编码具体如下： 2’bX0：single-end； 2’b01：unipolar； 2’b11：bipolar
DI2 to DI5	CH0 to CH3	此控制位在 single channel 模式和 1MSPS 模式下有效，用来进行通道选择，要配合 DS 和 BU 使用。
DI6 to DI7	MUX0 to MUX1	此控制位在 single channel 模式和 1MSPS 模式下有效，用来进行 channel 13 输入信号的选择，[MUX1，MUX0]编码如下： 2’b0X：选择 VCCAUX 2’b10：选择 VCC 2’b11：选择 VDDM
DI11	clksw	时钟切换控制位，进入用户模式后，若控制位为： 1’b0：选择 clk_osc 作为 adc 时钟 1’b1：选择 dclk 作为 adc 时钟
DI12	1M	1MSPS 模式控制位： 1’b0：工作模式由[SEQ1:SEQ0]设置 1’b1：工作模式为 1MSPS 模式
DI13	CE	连续采样模式（continus sampling mode）和主动控制采样模式（event-drive sampling mode） 1’b0：continue 1’b1：event-drive
DI14 to DI15	SEQ0 to SEQ1	Sequence 模式选择（具体见表 11）

CH3:CH0取值为0000~1011时，对应表格如下：

表 10 通道选择表 1

[BU,DS]	CH3	CH2	CH1	CH0	通道号
X0 (single-end)	0	0	0	0	0
	0	0	0	1	1
	0	0	1	0	2
	0	0	1	1	3
	0	1	0	0	4
	0	1	0	1	5
	0	1	1	0	6
	0	1	1	1	7
	1	0	0	0	8
	1	0	0	1	9
	1	0	1	0	10
	1	0	1	1	11
01 (unipolar)	0	0	0	0	0/1
	0	0	0	1	
	0	0	1	0	2/3
	0	0	1	1	
	0	1	0	0	4/5
	0	1	0	1	
	0	1	1	0	6/7
	0	1	1	1	
	1	0	0	0	8/9
	1	0	0	1	
	1	0	1	0	10/11
	1	0	1	1	
11 (bipolar)	0	0	0	0	0/1
	0	0	0	1	
	0	0	1	0	2/3
	0	0	1	1	
	0	1	0	0	4/5
	0	1	0	1	
	0	1	1	0	6/7
	0	1	1	1	
	1	0	0	0	8/9
	1	0	0	1	
	1	0	1	0	10/11
	1	0	1	1	

根据上表，可以作如下总结：

当 BU/DS 的设置为 single-end（00 或 10）模式时，配置 CH3~CH0 的值选择对应的通道，例如 CH3~CH0 设置为 0000 时，即选择 channel 0，CH3~CH0 设置为 0001 时，即选择 channel 1。

当 BU/DS 的设置为 unipolar/bipolar（01 或 11）模式时，channel 0 和 channel 1、channel 2 和 channel 3、…、channel 10 和 channel 11 会组成 pair，例如，当 CH3~CH0 设置为 0000 或 0001 时，即选择 channel

0 和 channel 1 这个 pair，依此类推。

CH3:CH0 取值为 1100~1111 时，在此情况下，不论 BU/DS 如何取值，都不会选择。

表 11 Sequence 模式选择

SEQ1	SEQ0	Description	备注
0	0	Default sequence Mode 默认扫描模式	最大支持 0.5MSPS
0	1	Single pass sequence mode 单次扫描模式	最大支持 0.5MSPS
1	0	Continue sequence mode 连续扫描模式	最大支持 0.5MSPS
1	1	Single channel mode（sequence mode off）单通道模式	最大支持 0.5MSPS

3) 扫描控制寄存器（Sequence Registers）

扫描控制寄存器(02h to 03h)用来对sequence模式下的ADC进行配置与控制。其中sequence register0用来对sequence的通道进行选择， sequence register1控制通道的工作模式（diff和single-end、unipolar和bipolar）。寄存器的各个bit的分配如图12。

扫描控制寄存器的值可以在ADC正常工作下的任何时候通过DRP进行修改。其各个bit的定义见表12/13/14。

	DI15	DI14	DI13	DI12	DI11	DI10	DI9	DI8	DI7	DI6	DI5	DI4	DI3	DI2	DI1	DI0
Sequence Reg.#0 ADDR[4:0]=02h	0	0	0	0	C11	C10	C9	C8	C7	C6	C5	C4	C3	C2	C1	C0

	DI15	DI14	DI13	DI12	DI11	DI10	DI9	DI8	DI7	DI6	DI5	DI4	DI3	DI2	DI1	DI0
Sequence Reg#1. ADDR[4:0]=03h	0	0	0	0	BU5	DS5	BU4	DS4	BU3	DS3	BU2	DS2	BU1	DS1	BU0	DS0

图 12 扫描控制寄存器 bit 分配

注：DS（diff 和 single-end）、BU（bipolar 和 unipolar）

其中DS[0:5]是分别对VAUX[0]/VAUX[1]、VAUX[2]/VAUX[3]、VAUX[4]/VAUX[5]…VAUX[8]/VAUX[9]进行single-end和diff模式选择。0：single-end；1：diff。

在前面选择为diff模式的前提下，BU[0:5]是分别对VAUX[0]/VAUX[1]、VAUX[2]/VAUX[3]、VAUX[4]/VAUX[5]…VAUX[8]/VAUX[9]进行diff的形式选择。0：unipolar；1：bipolar。（其中对single-end、unipolar、bipolar的定义，见DS（diff和single-end）、BU（bipolar和unipolar））

在single-end模式下，一对通道如VAUX[0]和VAUX[1]分别工作在single-end模式；在unipolar模式下，VAUX[0]和VAUX[1]组成pair，VAUX[0]为N端，VAUX[1]为P端；在bipolar模式下VAUX[0]和VAUX[1]组成差分对。

表 12 扫描模式选择

名称（sequence reg1）	控制的通道	Description
BU0/DS0	VAUX[0]/VAUX[1]	X0: single-end 01：unipolar（VAUX[0]/VAUX[1]组成一对） 11：bipolar（VAUX[0]/VAUX[1]组成一对）
BU1/DS1	VAUX[2]/VAUX[3]	X0: single-end 01：unipolar 11：bipolar
BU2/DS2	VAUX[4]/VAUX[5]	X0: single-end 01：unipolar 11：bipolar
BU3/DS3	VAUX[6]/VAUX[7]	X0: single-end 01：unipolar 11：bipolar
BU4/DS4	VAUX[8]/VAUX[9]	X0: single-end 01：unipolar 11：bipolar
BU5/DS5	VA[0]/VA[1]	X0: single-end 01：unipolar 11：bipolar

表 13 在 single-end 模式下的通道扫描

名称（sequence reg0）	描述
C0	控制输入通道 VAUX[0] C0 控制是否扫描，0：disable，1：enable
C1	控制输入通道 VAUX[1] C1 控制是否扫描，0：disable，1：enable
C2	控制输入通道 VAUX[2] C2 控制是否扫描，0：disable，1：enable
C3	控制输入通道 VAUX[3] C3 控制是否扫描，0：disable，1：enable
C4	控制输入通道 VAUX[4] C4 控制是否扫描，0：disable，1：enable
C5	控制输入通道 VAUX[5] C5 控制是否扫描，0：disable，1：enable
C6	控制输入通道 VAUX[6] C6 控制是否扫描，0：disable，1：enable
C7	控制输入通道 VAUX[7] C7 控制是否扫描，0：disable，1：enable
C8	控制输入通道 VAUX[8] C8 控制是否扫描，0：disable，1：enable
C9	控制输入通道 VAUX[9] C9 控制是否扫描，0：disable，1：enable
C10	控制输入通道 VA0 C10 控制是否扫描，0：disable，1：enable

名称（sequence reg0）	描述
C11	控制输入通道 VA1 C11 控制是否扫描，0：disable，1：enable

表 14 在 diff 模式下

名称（sequence reg0）	描述
C0/C1	控制输入通道 VAUX[0]/VAUX[1] C0/C1 控制是否扫描，00/01/10：disable，11：enable
C2/C3	控制输入通道 VAUX[2]/VAUX[3] C2/C3 控制是否扫描，00/01/10：disable，11：enable
C5/C4	控制输入通道 VAUX[5]/VAUX[4] C5/C4 控制是否扫描，00/01/10：disable，11：enable
C7/C6	控制输入通道 VAUX[7]/VAUX[6] C7/C6 控制是否扫描，00/01/10：disable，11：enable
C8/C9	控制输入通道 VAUX[8]/VAUX[9] C8/C9 控制是否扫描，00/01/10：disable，11：enable
C10/C11	控制输入通道 VA[0]/VA[1] C10/C11 控制是否扫描，00/01/10：disable，11：enable

4) 温度检测控制寄存器（Temperature Sensor Registers）

	DI15	DI14	DI13	DI12	DI11	DI10	DI9	DI8	DI7	DI6	DI5	DI4	DI3	DI2	DI1	DI0
Temperature sensor Reg. ADDR[4:0]=04h	H7	H6	H5	H4	H3	H2	H1	H0	L7	L6	L5	L4	L3	L2	L1	L0

图 13 温度检测控制寄存器 bit 分配

温度检测控制寄存器（04h）用来对默认模式下温度检测阈值（上限与下限）进行配置与控制。其中高8bit（DI15~DI8）设置温度检测上限，低8bit（DI7~DI0）设置温度检测下限。

设置为0时对应0K（-273.15度），阈值设置step为5.8K，则下限温度为DI[7:0]*5.8-273.15度，同理，上限温度计算公式也是这样的。

常用设置值如下：

表 15 温度检测控制寄存器常用设置

名称	值	温度
H[7:0]	8’b01000101	128 度
L[7:0]	8’b00111000	53 度

用户通过计算关系，可以自己设置检测阈值。

2. 状态寄存器（Status Registers）

状态寄存器（status registers，05h to 18h）用来存放各通道的转换结果和用来 calibration 的 offset

和 gain error 值（其中 05h 为 flag reg）。所有的状态寄存器，用户都只可以通过 DRP 进行读取，不能进行写操作。状态寄存器 06h~11h 的定义分 single-end 模式和 diff 模式，single-end 模式如下表 16 所示。

表 16 single-end 模式下的状态寄存器值

地址	描述
06h to 0Fh	存放了 VAUX[0:9]的转换值
10h	存放了 VA0 的转换值
11h	存放了 VA1 的转换值

Diff 模式如下表所示：

表 17 Diff 模式下的状态寄存器值

地址	描述
06h to 07h	存放了 VAUX[1]/ VAUX[0]的差分转换值
08h to 09h	存放了 VAUX[3]/ VAUX[2]的差分转换值
0Ah to 0Bh	存放了 VAUX[5]/ VAUX[4]的差分转换值
0Ch to 0Dh	存放了 VAUX[7]/ VAUX[6]的差分转换值
0Eh to 0Fh	存放了 VAUX[9]/ VAUX[8]的差分转换值
10h to 11h	存放了 VA1/VA0 的差分转换值

其它 registers 的定义：

表 18 状态寄存器地址 12h~18h 寄存器值定义

地址	描述
12h	存放了 single-end 和 unipolar 模式的 ADC 的 offset 校准值
13h	存放了 bipolar 模式的 ADC 的 offset 校准值
14h	存放了 Gain error 的校准值
15h	存放了电源 VCCAUX 的转换值
16h	存放了电源 VCC 的转化值
17h	存放了电源 VDDM 的转化值
18h	存放了检测片上温度的转换值

状态寄存器可以随时读取，每当 LOGIC_DONE 出现一次 pulse，表明进行了一次更新。

Offset 校准寄存器（12h 和 13h）存放了 ADC 的 offset 误差校准值，并且该校准值具有双极性，例如如果 ADC 有+10 LSBs 的 Offset（假设量程为 1V，则约为 10×250uV=2.5mV）。

Gain 校准寄存器（14h）存放了 ADC 的 Gain 误差校准值，并且该校准值具有双极性。每个 bit 代表 1/2048（约 0.05%）的误差，GAIN[11:0]的最高位 GAIN[11]为符号位。

（六） ADC 工作模式

ADC 工作模式的控制主要根据控制寄存器的配置值执行操作。总体上 ADC 的工作模式包括默认

模式、单次扫描模式、连续扫描模式、单通道模式。此外，用户可以通过主动控制的选择，进入主动控制模式。ADC 工作中同时也包含温度检测、校准误差等。

1. 默认模式

ADC在两种情况下会进入默认模式：

一种是在编程阶段， ADC会工作在默认模式，此模式完全不受寄存器控制。

另一种是通过设置模式控制寄存器中的SEQ[1:0]为2’b00，可以使ADC进入默认模式。在此模式下，ADC将自动对芯片上的温度和电压进行扫描转化，并将转化值存入状态寄存器中。ADC会自动进行calibration，并且都是经过16次采样求平均值之后得到的。ADC在此模式时，不受其它大多数register配置值的影响与控制（除SEQ外，可以通过REF和CREF选择参考源、选择是否切换到DCLK，以及温度检测阈值设置,其他均不可控）。

在默认模式下，用户使用JTAG读取时，要先写一次寄存器（建议写ADC Register 0x00，写入0x0000），然后再读取寄存器。

其扫描列表见下表。

表 19 默认模式扫描列表

编号	通道	地址	描述
1	Error calculation	12h 、13h and 14h	对 OFFSET 和 GAIN error 进行计算。
2	VCCAUX	15h	对 VCCAUX 电源进行检测转换
3	VCC	16h	对 VCC 电源进行检测转换
4	VDDM	17h	对 VDDM 电源进行检测转换
5	Temperature	18h	转换片上温度

具体流程是1→2→3→4→5→2→3→……，即第1步只在最初时做一次，之后一直在2至5之间循环。

Default模式采样速率：

1. ADC 输入时钟 F_{CLK}，默认模式进过 16 次分频，ADC 工作时钟为：

$$F_{ADC} = \frac{F_{CLK}}{16}$$

2. ADC 扫描 4 个通道，每个通道进行 16 次采样求平均，最终的默认模式的采样率为：

$$F_{sample} = \frac{F_{ADC}}{1729}$$

2. 单次扫描模式

进入单次扫描模式，需要将寄存器SEQ[1:0]写为2’b01。在这种模式下，ADC会从低通道位到高

通道位扫描，扫描一次，然后停止扫描。

需要强调的是，进入此模式后，如果CAL1和CAL0（Configuration Register，00h中）不为2’b00，则会先做一次校准值计算（即计算误差error calculation），并将offset error校准值和gain error校准值写入相应的状态寄存器，之后再开始所选择的的通道信号的转换。

假设寄存器配置如下表所示：

表 20 单次扫描模式寄存器配置

寄存器	取值
Configuration Register（00h）	7E8Fh
Mode Register (01h)	4000h
Sequence Register 0(02h)	0FE4h
Sequence Register 1(03h)	0D00h

对照图如下：

	DI15	DI14	DI13	DI12	DI11	DI10	DI9	DI8	DI7	DI6	DI5	DI4	DI3	DI2	DI1	DI0
Config Reg. ADDR<4:0>=00h	AVG1	AVG0	CAL1	CAL0	REF	CREF	FS2	FS1	FS0	VCM2	VCM1	VCM0	DIV3	DIV2	DIV1	DIV0
	0	1	1	1	1	1	1	0	1	0	0	0	1	1	1	1
Mode Reg. ADDR<4:0>=01h	SEQ1	SEQ0	CE	0	0	0	0	0	MUX1	MUX0	CH3	CH2	CH1	CH0	BU	DS
	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Sequence Reg.#0 ADDR<4:0>=02h	0	0	0	0	C11	C10	C9	C8	C7	C6	C5	C4	C3	C2	C1	C0
	0	0	0	0	1	1	1	1	1	1	1	0	0	1	0	0
Sequence Reg#1. ADDR<4:0>=03h	0	0	0	0	BU5	DS5	BU4	DS4	BU3	DS3	BU2	DS2	BU1	DS1	BU0	DS0
	0	0	0	0	1	1	0	1	0	0	0	0	0	0	0	0

图 14 单次扫描模式控制寄存器 bit 位配置

针对上述配置值，ADC具体流程是先进行error calculation，再依次扫描通道2→5→6→7→8→9→10→11，循环16次求平均值，然后进行error correction，最后把值输入到相应的状态寄存器中。

单次扫描模式的速率计算：

ADC 输入时钟 F_{CLK}，若分频比 N，则 ADC 工作时钟 $F_{ADC}=F_{CLK}/N$；则 ADC 的采样频率频率：

$$F_{sample} = \frac{1}{T1+T2+T3+T4+T5+T6+T7}$$

扫描一共 12 个 channel，分为 6 对，该 6 对分别对应 T1~T6。

在选择对应的 channel 以及工作模式时，可以通过以下表格对应的时间进行计算：

表 221 ADC 通道处理时间表

通道	工作模式和选择方式			
	未选择时	选择一对中的其中一个为sigle-end模式	选择一对channel为UNIPOLAR或	两个通道同时选择为SINGLE_END模式

			BIPOLAR模式	
channel-0/1	$T1=T_{ADC}$	$T1=32T_{ADC}$	$T1=32T_{ADC}$	$T1=58T_{ADC}$
channel-2/3	$T2=T_{ADC}$	$T2=32T_{ADC}$	$T2=32T_{ADC}$	$T2=58T_{ADC}$
channel-4/5	$T3=T_{ADC}$	$T3=32T_{ADC}$	$T3=32T_{ADC}$	$T3=58T_{ADC}$
channel-6/7	$T4=T_{ADC}$	$T4=32T_{ADC}$	$T4=32T_{ADC}$	$T4=58T_{ADC}$
channel-8/9	$T5=T_{ADC}$	$T5=32T_{ADC}$	$T5=32T_{ADC}$	$T5=58T_{ADC}$
channel-10/11	$T6=3T_{ADC}$	$T6=33T_{ADC}$	$T6=33T_{ADC}$	$T6=59T_{ADC}$
	T7 为固定的时间：$T7 = 12T_{ADC}$			

3. 连续扫描模式

连续扫描模式与单次扫描模式类似，在此种状态下会一直进行循环扫描，直到更改扫描模式。扫描的通道可以在ADC运行的任何时候进行选择，在更改控制寄存器配置值时，ADC也会进行复位，状态寄存器中的值会被清除。除了SEQ[1:0]的配置改为2’b10外，其它配置依照上述单次扫描模式的配置值。

多通道连续扫描模式下采样率计算方法与单次扫描模式计算方法相同。

4. 单通道模式

单通道模式需要将模式控制寄存器（01h）中的SEQ[1:0]置为2’b11才会有效。在这种模式下，用户需要设置想要进行数模转化的通道，通道的选择是通过模式控制寄存器（01h）中的CH3到CH0并配合DS和BU两位进行控制。

单通道模式下，如果选择的通道12/13/14/15，则需要选择合理的量程。

单通道模式的采样率：

扫描 channel-0/1 2/3 4/5 6/7/8/9：

$$F_{sample} = \frac{F_{ADC}}{51}$$

扫描 channel-10/11：

$$F_{sample} = \frac{F_{ADC}}{50}$$

扫描 channel-12/13/14/15：

$$F_{sample} = \frac{F_{ADC}}{43}$$

5. 1MSPS 模式

1MSPS模式是由寄存器1M（Mode Register，01h）来控制，设为1时，进入1MSPS模式。进入此模式后，如果CAL1和CAL0（Configuration Register，00h中）不为2'b00，则会先做一次校准值计算（即计算误差error calculation），并将offset error校准值和gain error校准值写入相应的状态寄存器，之后再开始所选择的的通道信号的转换。

ADC转换的数据直接存放到相应寄存器内，不对数据进行求平均或校准操作（数据计算误差和去误差由用户自己操作）。待LOGIC_DONE出现一个pulse，则表明数据更新完毕，用户可以通过jtag/drp读取数据。

6. 主动控制模式

主动控制模式是由寄存器CE（Mode Register，01h）来控制，设为1时，进入主动控制模式。主动控制模式由用户通过信号CONVST控制，每出现一个pulse，则进行一次转化。待LOGIC_DONE出现一个pulse，则表明数据更新完毕，也表示用户控制的一次操作完成。

各种模式中，默认模式和1MSPS模式不具有主动控制模式；单通道模式的主动控制模式与连续扫描模式的主动控制模式的表现完全一致。

7. Calibration

calibration包含OFFSET校准和Gain校准，当CAL1、CAL0设置为00时，则不做calibration的calculation。整个calibration功能分为两个阶段，即计算误差阶段（error calculation）和去误差阶段（error correction）。

对于ADC的OFFSET与Gain校准过程，值得一提的是，Gain校准始终在offset校准之后进行。也即，在error calculation阶段，先计算offset，然后再进行gain计算；在error correction阶段，先消除offset，然后再进行gain校准。以single channel mode为例， ADC工作包含三个阶段：error calculation、conversion和error correction阶段。其中error calculation阶段只在最初执行一次，之后进入conversion，error correction，conversion ，error correction …… 不断循环下去。

每次在error correction完成后，LOGIC模块输出的LOGIC_DONE信号会出现一次pulse（高电平持续1个AD_CLK周期），表明对状态寄存器进行了一次更新（也即将之前转化的结果写入了寄存器），此时可以从状态寄存器读取到最新一次的转化结果。

在single-end或unipolar模式下，若校准后结果大于4095,存入channel寄存器的值固定为4095，若校准后结果小于0,存入channel寄存器的值固定为0，若校准后结果介于中间，存入channel寄存器的值为校准后结果。

在bipolar模式下，若校准后结果大于2047,存入channel寄存器的值固定为2047，若校准后结果小于

-2048,存入channel寄存器的值固定为-2048，若校准后结果介于中间，存入channel寄存器的值为校准后结果。

8. 温度检测

对温度检测结果进行判断，使用状态寄存器（18h）的转换结果作为判断依据，当温度高于上限时跳为高，当回到下限时，再恢复为低，判断结果通过over_temp进行输出，此功能只在编程完成后的默认模式下有效，示例如下：

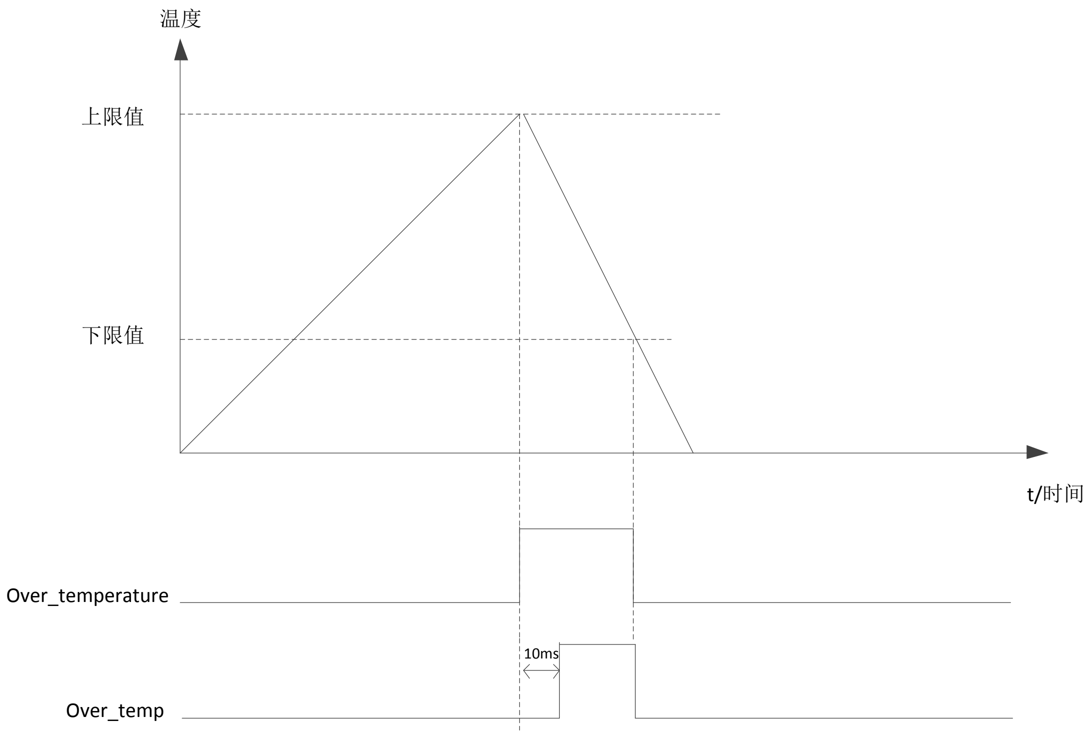


图 15 温度检测分析图

用户通过温度检测控制寄存器设置温度检测阈值的上限和下限,具体设置详见配置位描述。

当温度状态寄存器值高于阈值上限（状态寄存器值大于H[7:0]*16）时，内部寄存器over_temperature拉高。当温度状态寄存器值低于阈值下限（状态寄存器值小于H[7:0]*16）时，内部寄存器over_temperature拉低。

为去掉输出over_temp的毛刺，内部寄存器over_temperature拉高后（持续高电平），工作在clk_osc时钟域的内部计数器开始计数，当计数到20'h80000(大约10ms)，over_temp才输出高电平。如果在10ms内温度发生变化，内部寄存器over_temperature拉高后又拉低，输出信号over_temp则一直保持低电平。

（七） ADC GTP

Logos 系列产品提供了 ADC 资源，用户可以通过配置相应的寄存器参数来控制 ADC 的工作，通过 DRP 对 ADC 的寄存器进行读写操作。

1. ADC GTP 框图

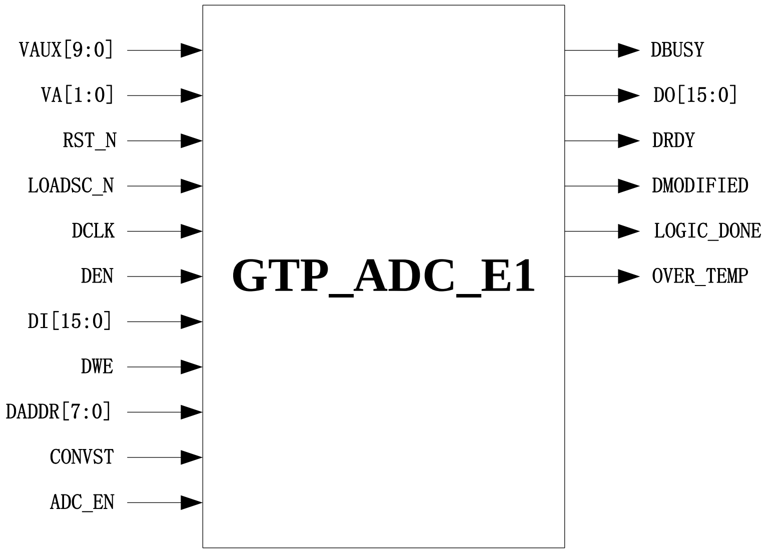


图 16 GTP_ADC_E1 框图

2. ADC 端口列表

表 22 GTP_ADC_E1 端口列表

端口	方向	功能描述
VAUX[9:0]	I	输入的模拟信号
VA[1:0]	I	输入的模拟信号
RST_N	I	ADC 的系统 reset 信号，低电平有效
LOADSC_N	I	ADC 控制寄存器下载静态配置值信号，低电平有效
DCLK	I	DRP 时钟
DEN	I	操作使能，启动一次读/写操作
DI[15:0]	I	数据输入
DWE	I	写使能，1’b0：读操作；1’b1：写操作；
DADDR[7:0]	I	地址
CONVST	I	主动控制模式的控制信号
ADC_EN	I	ADC 使能信号
DBUSY	O	JTAG DRP 操作标志，指示 JTAG 正在通过 JDRP 指令进行 DRP 操作
DO[15:0]	O	数据输出
DRDY	O	操作完成标志，DRDY 为高
DMODIFIED	O	控制寄存器改动标志，指示控制寄存器被 JTAG DRP 写过后，用户还未进行 DR 操作
LOGIC_DONE	O	ADC 状态寄存器更新信号
OVER_TEMP	O	ADC 温度检测标识信号

3. 参数列表

表 23 GTP_ADC_E1 参数列表

参数名称	参数类型	有效值	默认值	功能描述	映射的寄存器
AVERAGE	string	“1”, “16”, “64”, “256”	“1”	ADC 输出多次求平均设置	AVG0 to AVG1
CALIB	string	“NONE”, “OFFSET”, “OFFSET_GAIN”	“NONE”	ADC calibration 设置 “NONE”：offset and gain calculation disable “OFFSET”：offset calculation enable “OFFSET_GAIN”：offset and gain calculation enable	CAL0 to CAL1
REFERENCE	string	“INTERNAL”, “EXTERNAL”	“INTERNAL”	ADC 参考源设置、 “INTERNAL”：内部参考源 “EXTERNAL”：外部参考源	REF
CALIB_REFERENCE	string	“INTERNAL”, “EXTERNAL”	“INTERNAL”	ADC calibration 的参考源设置 “INTERNAL”：内部参考源 “EXTERNAL”：外部参考源	CREF
FULL_SWING	string	“0.5V”, “0.6V”, “0.7V”, “0.8V”, “0.9V”, “1.0V”, “1.1V”, “1.2V”	“0.5V”	ADC 量程设置	FS0 to FS2
VCM	string	“0.8V”, “0.9V”, “1.0V”, “1.1V”, “1.2V”,“1.3V”, “1.4V”, “1.5V”	“0.8V”	ADC 内部比较器输入共模电压设置	VCM0 to VCM2
DIVIDER	string	“2”, “3”, “4”, “5”, “6” ,“7”, “8”, 9” ,“10”, “11” ,“12”, “13”, “14” , “15”, “16”	“2”	输入时钟分频设置	DIV0 to DIV3
ADC_MODE	string	“DEFAULT”, “SINGLE_PASS”, “CONTINUE_SEQ”, “SINGLE_CHANNEL”	“DEFAULT”	ADC 工作模式选择 “DEFAULT”：默认模式 “SINGLE_PASS”：单次扫描模式 “CONTINUE_SEQ”：连续扫描模式 “SINGLE_CHANNEL”：单通道模式	SEQ0 to SEQ1
EVENT_DRIVE	string	“FALSE”, “TRUE”	“FALSE”	采样模式设置 “FALSE”：连续采样模式 “TRUE”：主动控制采样模式	CE
ADC_MODE_1MSPS	string	“FALSE”, “TRUE”	“FALSE”	1MSPS 模式设置 “FALSE”：模式禁止 “TRUE”：模式使能	1M
CLKSWITCH	string	“FALSE”, “TRUE”	“FALSE”	时钟切换设置 “FALSE”：选择 CLK_OSC	clksw

参数名称	参数类型	有效值	默认值	功能描述	映射的寄存器
				“TRUE”：选择 DCLK	
INTERNAL_VOL_SEL	string	“VCCAUX”，“VCC”，“VDDM”	“VCCAUX”	channel 13 信号选择	MUX0 to MUX1
SINGLE_CH_SEL	string	“0”, “1”, “2”, “3”, “4”, “5”, “6”, “7”, “8”, “9”, “10”, “11”, “12”, “13”, “14”, “15”	“0”	通道选择	CH0 to CH3
SINGLE_CH_IN	string	“SINGLE_END”, “UNIPOLAR”, “BIPOLAR”	“SINGLE_END”	输入模式设置	DS and BU
SEQ_CH11_10_SEL	string	“NONE”, “CH10”, “CH11, “ALL”	“NONE”	通道 11/10 扫描设置 “NONE”：通道 11/10 不扫描 “CH10”：通道 10 扫描 “CH11”：通道 11 扫描 “ALL”：通道 11/10 都扫描	C10/C11
SEQ_CH9_8_SEL	string	“NONE”, “CH8”, “CH9, “ALL”	“NONE”	通道 9/8 扫描设置 “NONE”：通道 9/8 不扫描 “CH8”：通道 8 扫描 “CH9”：通道 9 扫描 “ALL”：通道 9/8 都扫描	C8/C9
SEQ_CH7_6_SEL	string	“NONE”, “CH6”, “CH7, “ALL”	“NONE”	通道 7/6 扫描设置 “NONE”：通道 7/6 不扫描 “CH6”：通道 6 扫描 “CH7”：通道 7 扫描 “ALL”：通道 7/6 都扫描	C6/C7
SEQ_CH5_4_SEL	string	“NONE”, “CH4”, “CH5, “ALL”	“NONE”	通道 5/4 扫描设置 “NONE”：通道 5/4 不扫描 “CH4”：通道 4 扫描 “CH5”：通道 5 扫描 “ALL”：通道 5/4 都扫描	C4/C5
SEQ_CH3_2_SEL	string	“NONE”, “CH2”, “CH3, “ALL”	“NONE”	通道 3/2 扫描设置 “NONE”：通道 3/2 不扫描 “CH2”：通道 2 扫描 “CH3”：通道 3 扫描 “ALL”：通道 3/2 都扫描	C2/C3
SEQ_CH1_0_SEL	string	“NONE”, “CH0”, “CH1, “ALL”	“NONE”	通道 1/0 扫描设置 “NONE”：通道 1/0 不扫描 “CH0”：通道 0 扫描 “CH1”：通道 1 扫描 “ALL”：通道 1/0 都扫描	C0/C1
SEQ_CH11_10_IN	string	“SINGLE_END”, “UNIPOLAR”, “BIPOLAR”	“SINGLE_END”	通道 11/10 输入模式设置	BU5/DS5
SEQ_CH9_8_IN	string	“SINGLE_END”, “UNIPOLAR”, “BIPOLAR”	“SINGLE_END”	通道 9/8 输入模式设置	BU4/DS4

参数名称	参数类型	有效值	默认值	功能描述	映射的寄存器
SEQ_CH7_6_IN	string	“SINGLE_END”, “UNIPOLAR”, “BIPOLAR”	“SINGLE_END”	通道 7/6 输入模式设置	BU3/DS3
SEQ_CH5_4_IN	string	“SINGLE_END”, “UNIPOLAR”, “BIPOLAR”	“SINGLE_END”	通道 5/4 输入模式设置	BU2/DS2
SEQ_CH3_2_IN	string	“SINGLE_END”, “UNIPOLAR”, “BIPOLAR”	“SINGLE_END”	通道 3/2 输入模式设置	BU1/DS1
SEQ_CH1_0_IN	string	“SINGLE_END”, “UNIPOLAR”, “BIPOLAR”	“SINGLE_END”	通道 1/0 输入模式设置	BU0/DS0
TEMP_SENSOR_HIGH	integer	0~255	0	温度检测阈值上限	H7:H0
TEMP_SENSOR_LOW	integer	0~255	0	温度检测阈值下限	L7:L0
ADC_EN_ENABLE	string	“FALSE”, “TRUE”	“FALSE”	ADC_EN 端口使能设置 “FALSE”：ADC_EN 端口输入无效 “TRUE”：ADC_EN 端口输入有效	

参数设计规则：

a) 参数 INTERNAL_VOL_SEL，SINGLE_CH_SEL 和 SINGLE_CH_IN 在参数 ADC_MODE 设置为“SINGLE_CHANNEL”或者参数 ADC_MODE_1MSPS 设置为“TRUE”时有效，配合选择相应通道及模式。

b) 参数 ADC_MODE 设置为“SINGLE_PASS”或“CONTINUE_SEQ”时，参数 SEQ_CH11_10_SEL 与 SEQ_CH11_10_IN 配合，参数 SEQ_CH9_8_SEL 与 SEQ_CH9_8_SEL 配合，以此类推。

c) 用户对控制寄存器重配置之后，如果想再使用初始配置，需要通过 LOADSC_N 复位（低电平持续至少 1 个 AD_CLK 周期），同时通过 RST_N 复位 ADC 一次。

d) ADC 工作在默认模式时，不允许（用户配置）关闭振荡器（OSC），否则温度检测功能无法正常工作。

4. ADC DRP 读写时序

动态重配端口为 ADC 和用户逻辑之间的接口，用于用户读写 ADC 的控制寄存器和状态寄存器，读写时序图如下：

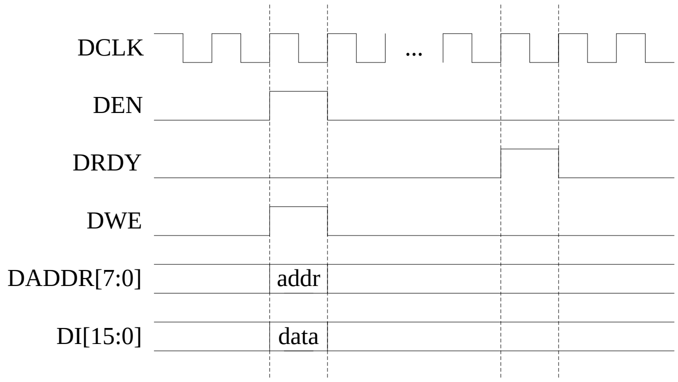


图 17 DRP 写寄存器时序图

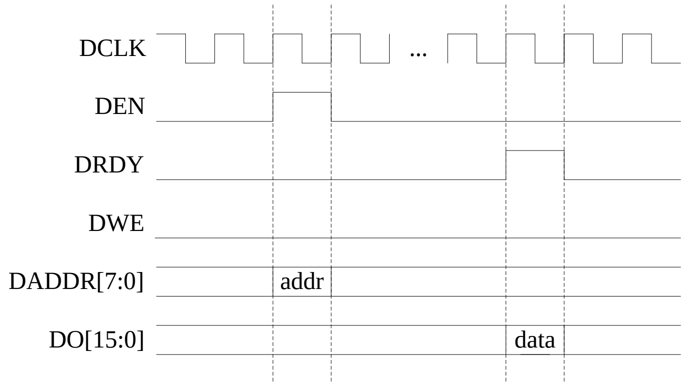


图 18 DRP 读寄存器时序图

DRP 读写也有突发操作，不过下次操作最早在上次操作结束时同时启动，时序图如下：

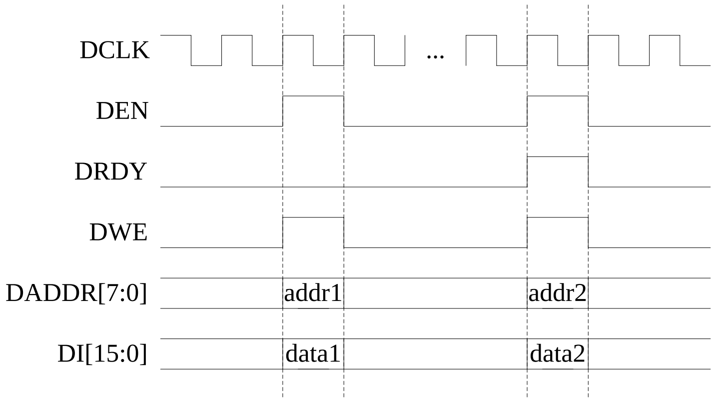


图 19 DRP 突发操作连写时序图

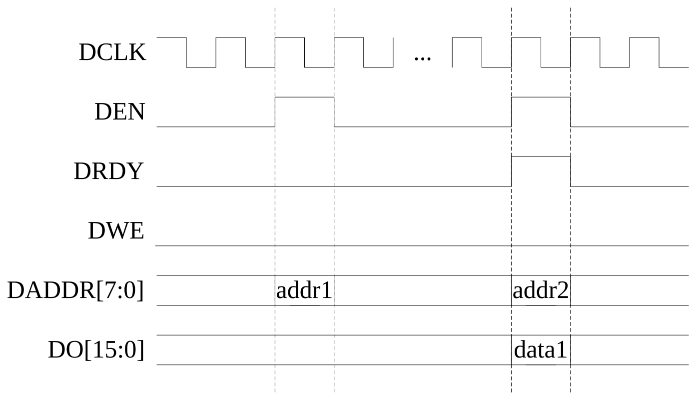


图 20 DRP 突发操作连读时序图

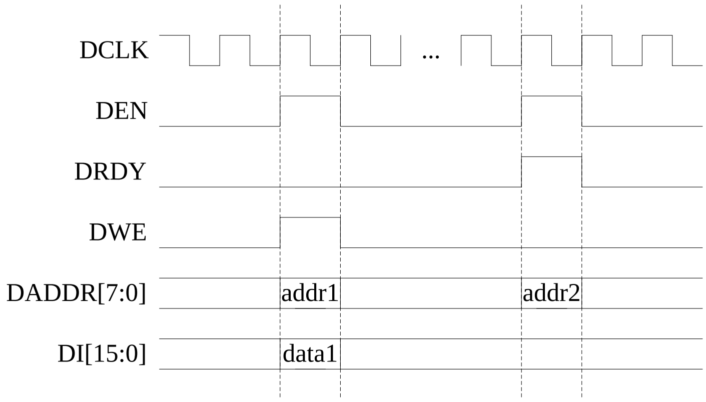


图 21 DRP 突发操作写后读时序图

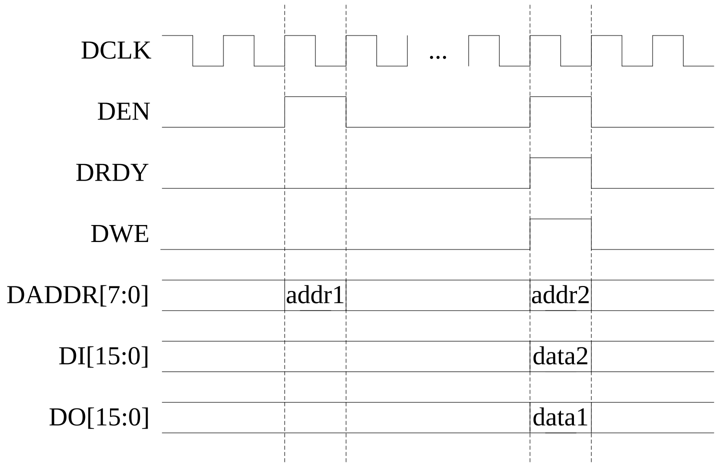


图 22 DRP 突发操作读后写时序图